

# PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2003-018853  
 (43) Date of publication of application : 17.01.2003

(51) Int.Cl. H02M 7/48  
 H02M 7/12

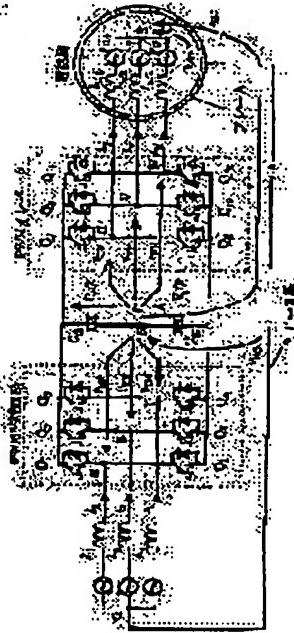
(21) Application number : 2001-197133 (71) Applicant : FUJI ELECTRIC CO LTD  
 (22) Date of filing : 28.06.2001 (72) Inventor : ODAKA AKIHIRO  
 IGARASHI MASATERU

## (54) COMMON MODE CURRENT REDUCTION METHOD

### (57) Abstract:

**PROBLEM TO BE SOLVED:** To reduce a common mode current applied to a power converter comprising a PWM rectifier circuit and a PWM inverter circuit at a low cost.

**SOLUTION:** Semiconductor devices Q1, Q3, and Q5 of a PWM rectifier circuit and semiconductor devices Q7, Q9, and Q11 of a PWM inverter circuit are simultaneously turned on (or off) or, semiconductor devices Q2, Q4, and Q6 of the PWM rectifier circuit and semiconductor devices Q8, Q10, and Q12 of the PWM inverter circuit are simultaneously turned off (or on) to reduce a change of a common mode voltage and hence reduce a common mode current. As a result, the dimensional reduction of a common mode filter and the dimensional reduction of a cooler of a common mode current suppressor can be realized, so that the cost can be reduced.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**Copyright (C); 1998,2003 Japan Patent Office**

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-18853

(P2003-18853A)

(43)公開日 平成15年1月17日 (2003.1.17)

(51)Int.Cl.<sup>7</sup>  
H 02 M 7/48

識別記号

F I  
H 02 M 7/48

テマコト<sup>®</sup> (参考)  
M 5 H 0 0 6  
P 5 H 0 0 7  
H  
P

7/12

7/12

審査請求 未請求 請求項の数3 OL (全7頁)

(21)出願番号 特願2001-197133(P2001-197133)

(22)出願日 平成13年6月28日 (2001.6.28)

(71)出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72)発明者 小高 章弘

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72)発明者 五十嵐 征輝

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74)代理人 100075166

弁理士 山口 嶽 (外2名)

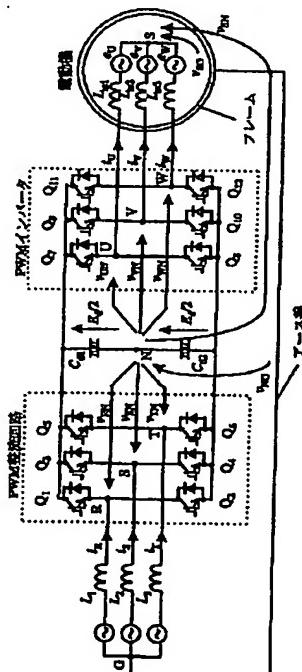
最終頁に続く

(54)【発明の名称】 コモンモード電流低減方法

(57)【要約】

【課題】 PWM整流回路とPWMインバータ回路とかなる電力変換装置に流れるコモンモード電流を、低コストに低減させる。

【解決手段】 PWM整流回路の半導体素子Q1, Q3, Q5とPWMインバータ回路の半導体素子Q7, Q9, Q11のオン(またはオフ)タイミング、またはPWM整流回路の半導体素子Q2, Q4, Q6とPWMインバータ回路の半導体素子Q8, Q10, Q12のオフ(またはオン)タイミングを同時とすることで、コモンモード電圧の変化を少なくし、コモンモード電流を低減する。その結果、コモンモードフィルタの小型化や、コモンモード電流抑制装置の冷却装置の小型化が可能となり、低コストになる。



## 【特許請求の範囲】

【請求項1】 PWM整流回路とPWMインバータ回路からなる電力変換装置を介して負荷を駆動するに当たり、

前記PWM整流回路を構成する上下いずれか一方のアームの半導体素子すべてと前記PWMインバータ回路を構成する上下いずれか一方のアームの半導体素子すべてのオンまたはオフのタイミングのいずれかを同時とし、コモンモード電流を低減させることを特徴とするコモンモード電流低減方法。

【請求項2】 前記PWM整流回路とPWMインバータ回路のPWM変調のための搬送波信号を、同じ波形とすることを特徴とする請求項1に記載のコモンモード電流低減方法。

【請求項3】 前記波形は、のこぎり波であることを特徴とする請求項1または2のいずれかに記載のコモンモード電流低減方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、PWM整流回路とPWMインバータ回路からなる電力変換装置で両回路を同時に運転する場合のコモンモード電流低減方法に関する。

## 【0002】

【従来の技術】 図2にPWM整流回路とPWMインバータ回路からなる電力変換装置を介して電動機を駆動する場合の、従来の回路構成図を示す。ここに、PWM整流

$$v_{NG} = -(v_{RN} + v_{SN} + v_{TN}) / 3 \neq 0$$

…(1)

る。

【0005】 上記(1)式よりも分かるように、直流中間電圧をE\_dとすれば、PWM整流回路の半導体スイッチがオン、オフする度にPWM整流回路のコモンモード電圧 $v_{NG}$ が $E_d / 3$ ずつ変化することになる。つまり、三角波1周期中において、PWM整流回路の半導体スイッチ3相分がオン、オフすることで、PWM整流回路が発生するコモンモード電圧は、6回変化することになる

$$v_{SN} = (v_{UN} + v_{VN} + v_{WN}) / 3 \neq 0$$

のことから、三角波1周期中において、PWMインバータ回路の半導体スイッチ3相分がオン、オフすることで、PWMインバータが発生するコモンモード電圧も、上記と同様6回変化することになる。

## 【0007】 したがって、電動機電機子巻線の中性点S

$$v_{SG} = v_{SN} + v_{NG}$$

$$= (v_{UN} + v_{VN} + v_{WN}) / 3 - (v_{RN} + v_{SN} + v_{TN}) / 3 \dots (3)$$

【0008】 そして、上記(3)式で示されるコモンモード電圧が変化する度に、電動機の巻線間とフレーム間の浮遊容量を充放電するコモンモード電流が流れることになる。そのコモンモード電流経路を図4に太い矢印で示す。すなわち、3相PWM整流回路および3相PWMインバータ回路のスイッチングに伴うコモンモード電圧の発生により、電源→3相PWM整流回路→3相PWM

回路は、自己消型弧半導体スイッチとダイオードを逆並列に接続した半導体スイッチ6個のフルブリッジ構成とし、PWMインバータ回路も同様に、半導体スイッチ6個のフルブリッジ構成とした例を示す。

【0003】 図3に、図2の動作を説明するための波形図を示す。図3①、④に示すように、PWM整流回路およびPWMインバータ回路とも、搬送波である三角波と変調信号波との比較により(ダブルエッジ変調方式とも言う)、各半導体スイッチのゲートを制御して、PWM整流回路で入力電流を力率1の正弦波状とし、所望の直流電圧を出力する。一方、PWMインバータ回路は、搬送波である三角波と変調信号波との比較により、所望の電圧および周波数の3相交流電圧を出力する。なお、図3②、⑤のスイッチングモードにおける、「1」は両変換回路の上アームのスイッチング素子がオン状態、「0」は下アームのスイッチング素子がオン状態を示す。

【0004】 ところで、各半導体スイッチがスイッチングすることにより、図3⑦、⑧のようにコモンモード電圧およびコモンモード電流が発生する。ここで、コモンモード電圧の発生原理について以下に説明する。図2の、PWM整流回路の入力端子R、S、Tの直流中間コンデンサ中点Nに対する電位をそれぞれ $v_{RN}$ 、 $v_{SN}$ 、 $v_{TN}$ とし、また、直流中間コンデンサ中点Nの大地に対する電位を $v_{NG}$ とすると、コモンモード電圧は次の(1)式のように表わすことができる。

…(1)

【0006】 一方、図2においてインバータ出力端子U、V、Wの直流中間コンデンサ中点Nに対する電位をそれぞれ $v_{UN}$ 、 $v_{VN}$ 、 $v_{WN}$ とし、また、電動機電機子巻線の中性点Sのコンデンサ中点Nに対する電位を $v_{SN}$ とすると、コモンモード電圧は次の(2)式のように表わせる。

…(2)

の大地Gに対する電位 $v_{SG}$ 、すなわちコモンモード電圧は次の(3)式のようになり、両変換回路の変調用の搬送波を同じ三角波とした場合、三角波1周期中において、12回変化することになる。

…(3)

インバータ回路→電動機→アース線の経路でコモンモード電流が流れるのである。ところで、このコモンモード電流が他の機器の誤動作等の障害を引き起こす原因となっているため、例えば図5のようにコモンモードフィルタや、図6のようなコモンモード電流抑制装置を接続して、コモンモード電流が電源側に流出しないようにしている。

【0009】ここで、コモンモード電流抑制装置の動作原理について説明する。コモンモード電流抑制装置はコモンモードトランスTrおよび電界効果トランジスタFET1, 2等によりり、3相PWM整流回路または3相PWMインバータ回路のスイッチングに伴い、正（電源からインバータを介して電動機に向かう方向を正とする）の方向に電流が流れると、Trでコモンモード電流を検出してFET2をオンさせ、コモンモード電流を直流中間回路にバイパスさせるようにしている。また、負の方向にコモンモード電流が流れる場合も同様で、この場合はFET1をオンさせることで、コモンモード電流を直流中間回路にバイパスさせる。すなわち、コモンモードトランスTrと2つのFET1, 2でフィードバック系を構成し、PWM整流回路とPWMインバータがスイッチングする場合においても、電源側（コモンモードトランス）に流れるコモンモード電流が0となるよう、コモンモード電流抑制装置が動作する。

#### 【0010】

【発明が解決しようとする課題】しかし、上記のようにコモンモードフィルタを用いるものは大型化により高コスト化するという問題があり、コモンモード電流抑制装置を用いるものは、特にその発生損失を低減するための冷却装置の大型化により高コスト化するという問題がある。したがって、この発明の課題は、コモンモードフィルタやコモンモード電流抑制装置用冷却装置を小型化し、低コストにコモンモード電流を低減することにある。

#### 【0011】

【課題を解決するための手段】このような課題を解決するため、請求項1の発明では、PWM整流回路とPWMインバータ回路からなる電力変換装置を介して負荷を駆動するに当たり、前記PWM整流回路を構成する上下いずれか一方のアームの半導体素子すべてと前記PWMインバータ回路を構成する上下いずれか一方のアームの半導体素子すべてのオンまたはオフのタイミングのいずれかを同時とし、コモンモード電流を低減させることを特徴とする。上記請求項1の発明においては、前記PWM整流回路とPWMインバータ回路のPWM変調のための搬送波信号を、同じ波形とすることができます（請求項2の発明）。また、上記請求項1または2の発明においては、前記波形を、のこぎり波とすることができます（請求項3の発明）。

#### 【0012】

【発明の実施の形態】図1はこの発明の実施の形態説明図である。これは、図2の駆動方法を示す図3と対応するものである。図1の②と③とを比較すれば明らかのように、PWM整流回路とPWMインバータの上アームの各スイッチング素子のオンタイミング、または下アームのスイッチング素子の各オフタイミングを一致させた点が特徴である。また、そのために①、④に示すように搬送波信号を同じ波形とし、ここでは特にのこぎり波を用いている。

【0013】こうすることにより、PWM整流回路とPWMインバータの全ての半導体スイッチのオン（またはオフ）のタイミングが同時となることから、コモンモード電圧の電圧変化がのこぎり波1周期において6回となり（図1の参照）、コモンモード電圧の発生が従来の三角波比較変調方式に比べて半分に低減される。三角波比較変調方式ではダブルエッジ変調方式となっていたが、のこぎり波比較変調方式ではシングルエッジ変調方式となる。

#### 【0014】

【発明の効果】この発明によれば、コモンモード電流を低減できるので、コモンモードフィルタの小型化や、コモンモード電流抑制装置の冷却装置を小型化でき、低コスト化が可能となる利点が得られる。

#### 【図面の簡単な説明】

【図1】この発明の実施の形態説明図である。

【図2】従来例を示す回路構成図である。

【図3】図2の動作説明図である。

【図4】コモンモード電流の電流経路説明図である。

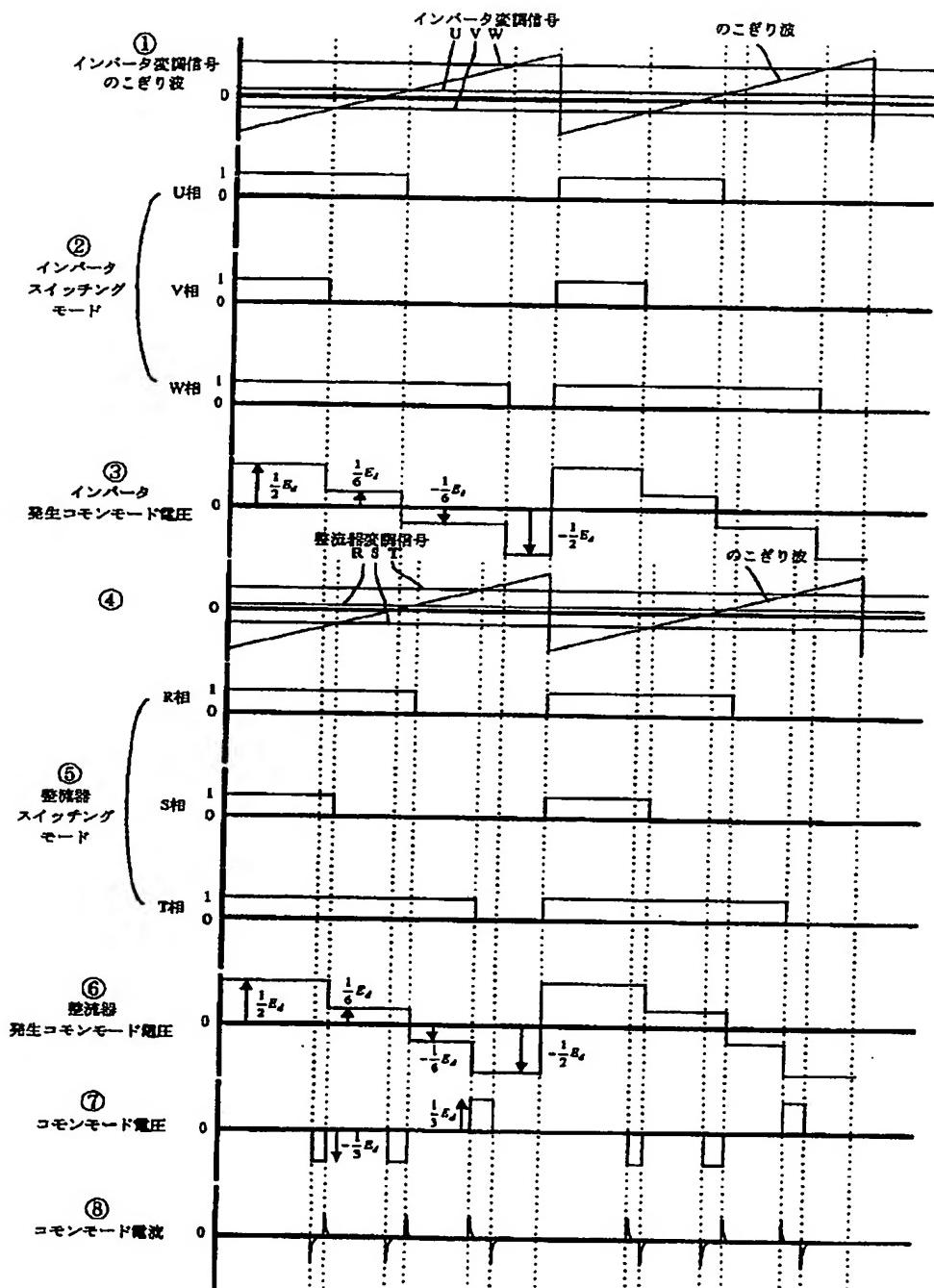
【図5】コモンモードフィルタの接続例を示す回路図である。

【図6】コモンモード電流抑制装置の接続例を示す回路図である。

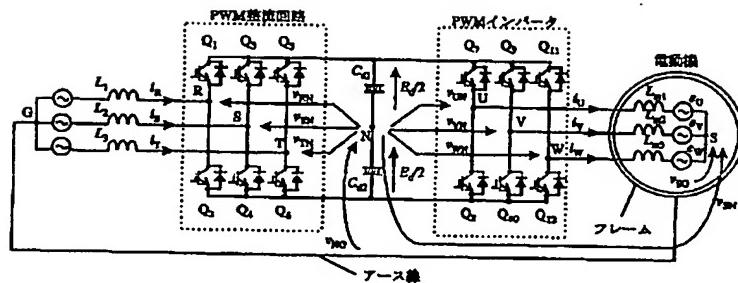
#### 【符号の説明】

e<sub>R</sub>, e<sub>S</sub>, e<sub>T</sub>…3相交流電源、C<sub>y1</sub>～C<sub>y3</sub>…接地コンデンサ、C<sub>S</sub>…浮遊容量、Q<sub>1</sub>～Q<sub>12</sub>…半導体スイッチ、L<sub>1</sub>～L<sub>3</sub>…交流リアクトル、L<sub>a1</sub>～L<sub>a3</sub>…電動機電機子巻線、L<sub>c1</sub>～L<sub>c3</sub>…コモンモードリアクトル、Tr…コモンモードトランス、e<sub>U</sub>, e<sub>V</sub>, e<sub>W</sub>…電動機誘起電圧、C<sub>d1</sub>, C<sub>d2</sub>…電解コンデンサ、FET1, FET2…電界効果トランジスタ。

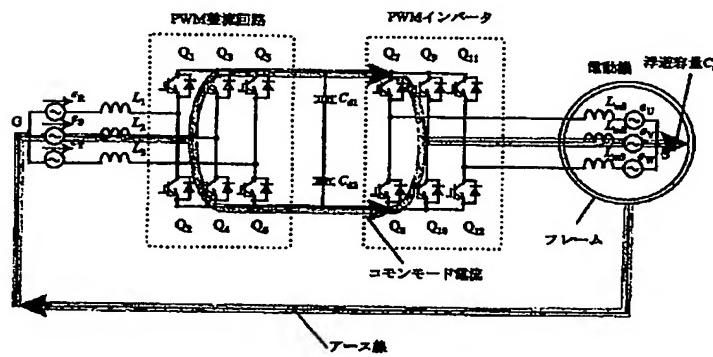
【図1】



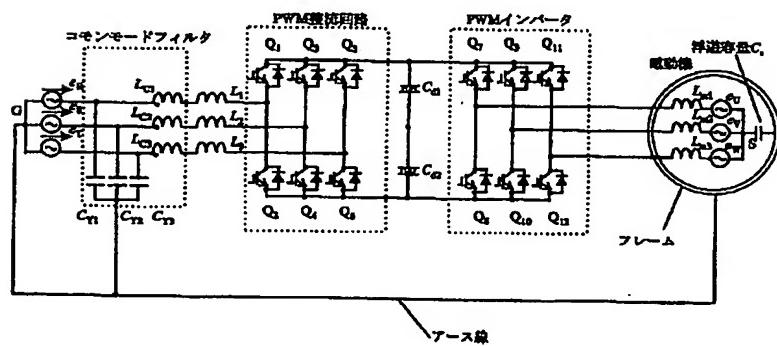
【図2】



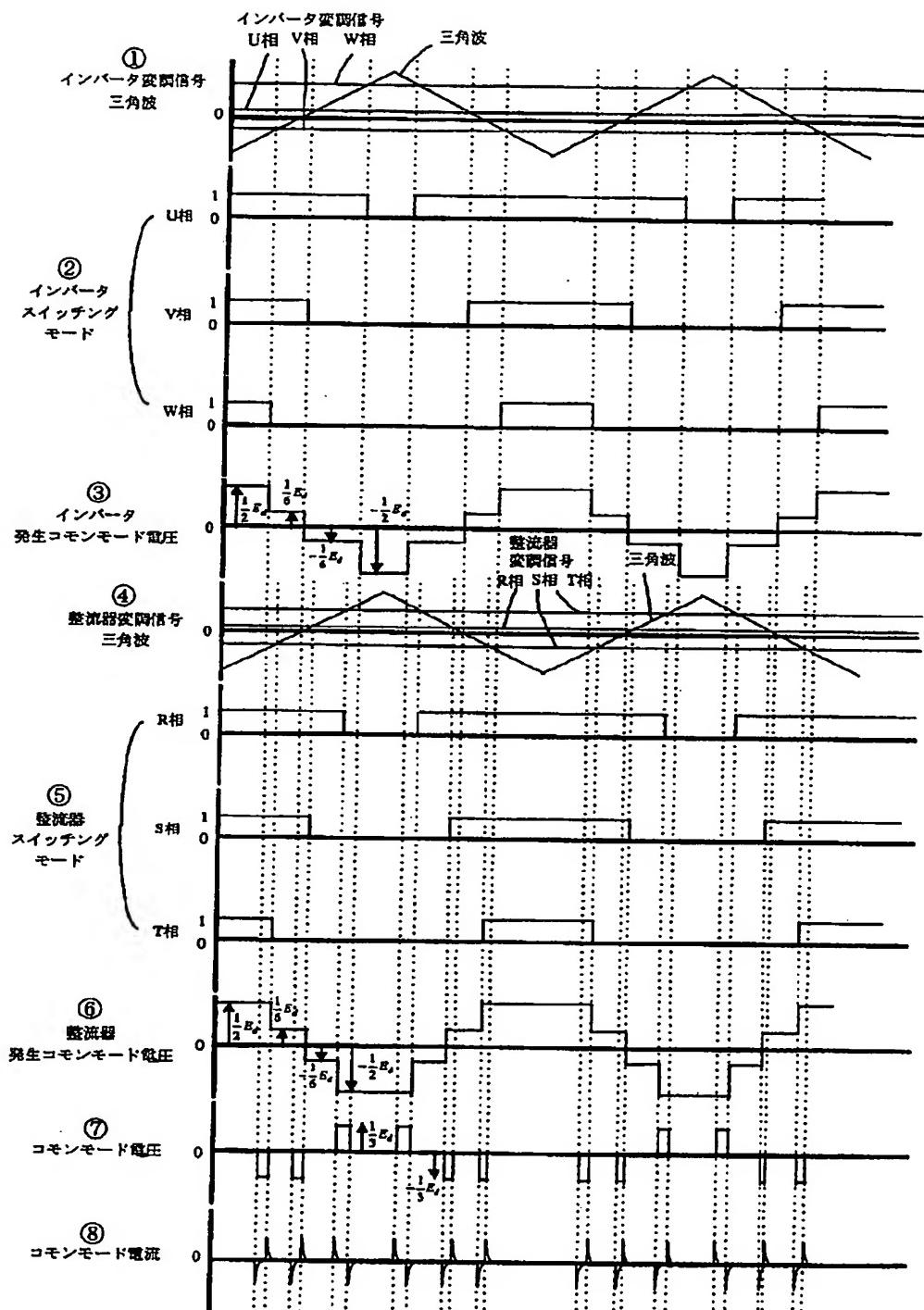
【図4】



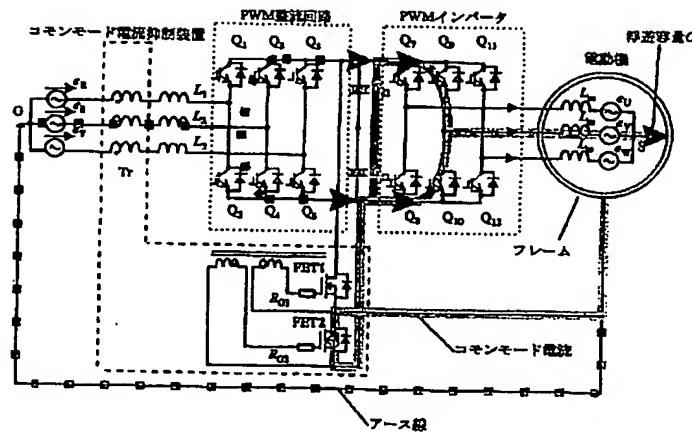
【図5】



〔図3〕



【図6】



---

フロントページの続き

Fターム(参考) 5H006 AA01 BB05 CA01 CB01 CB08  
CC01 CC08 DA02  
5H007 AA01 AA08 BB06 CA01 CB05  
CC09 CC12 DA05 EA14